

Family list

1 family member for: **JP5158068**

Derived from 1 application

1 LIQUID CRYSTAL DISPLAY DEVICE AND ITS PRODUCTION

Inventor: HIRAMOTO HIROYUKI; IMASHIRO
SHINICHI; (+1)

Applicant: STANLEY ELECTRIC CO LTD

EC:

IPC: G02F1/1335; G02F1/136; G02F1/1368
(+10)

Publication info: JP5158068 A - 1993-06-25

Data supplied from the *esp@cenet* database - Worldwide

LIQUID CRYSTAL DISPLAY DEVICE AND ITS PRODUCTION

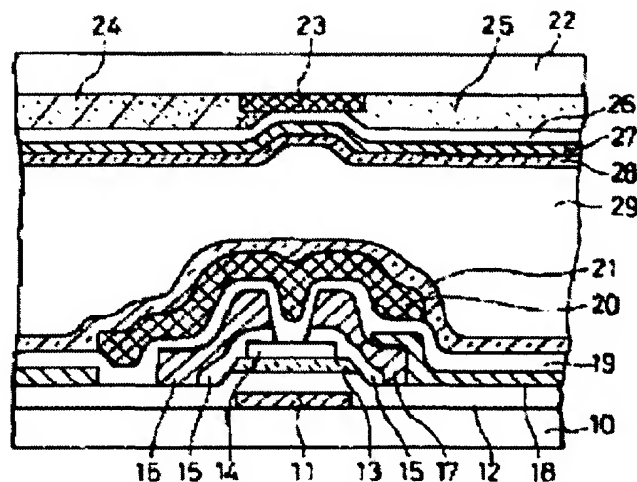
Patent number: JP5158068
Publication date: 1993-06-25
Inventor: HIRAMOTO HIROYUKI; IMASHIRO SHINICHI;
KOBAYASHI SEIICHIRO
Applicant: STANLEY ELECTRIC CO LTD
Classification:
- international: **G02F1/1335; G02F1/136; G02F1/1368; H01L27/12;
H01L29/78; H01L29/786; G02F1/13; H01L27/12;
H01L29/66; (IPC1-7): G02F1/1335; G02F1/136;
H01L27/12; H01L29/784**
- european:
Application number: JP19910319118 19911203
Priority number(s): JP19910319118 19911203

Report a data error here

Abstract of JP5158068

PURPOSE: To provide a liquid crystal display device provided with a light shielding film which attains high numerical aperture and its production as for the liquid crystal display device provided with the light shielding film which attains the high numerical aperture of a picture element and its production.

CONSTITUTION: This device is provided with a 1st substrate 10 having a picture element electrode 18, a 2nd substrate 22 having a common electrode 27 arranged to be opposed to the substrate 10 at specified space so as to interpose a liquid crystal layer 29, a thin film transistor element formed on the opposed surface of the substrate 10 to the substrate 22, and the light shielding film 23 formed to cover the thin film transistor element on the thin film transistor element on the substrate 10.



Data supplied from the esp@cenet database - Worldwide

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-158068

(43)公開日 平成5年(1993)6月25日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/136	5 0 0	9018-2K		
1/1335		7724-2K		
	5 0 5	7724-2K		
H 0 1 L 27/12	A	8728-4M		
		9056-4M		
		H 0 1 L 29/ 78	3 1 1 N	

審査請求 未請求 請求項の数4(全 4 頁) 最終頁に続く

(21)出願番号 特願平3-319118

(22)出願日 平成3年(1991)12月3日

(71)出願人 000002303

スタンレー電気株式会社
東京都目黒区中目黒2丁目9番13号

(72)発明者 平本 廣幸

神奈川県横浜市緑区荏田西1-3-1 ス
タンレー電気株式会社技術研究所内

(72)発明者 今城 慎一

神奈川県横浜市緑区荏田西1-3-1 ス
タンレー電気株式会社技術研究所内

(72)発明者 小林 静一郎

神奈川県横浜市緑区荏田西1-3-1 ス
タンレー電気株式会社技術研究所内

(74)代理人 弁理士 高橋 敬四郎

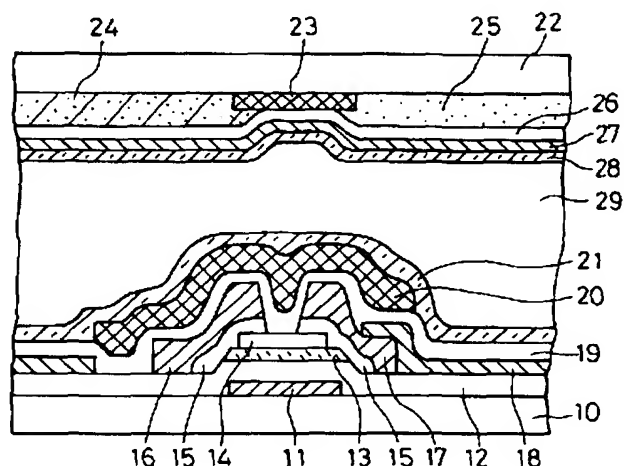
(54)【発明の名称】 液晶表示装置とその製造方法

(57)【要約】

【目的】 高い画素の開口率を可能とする遮光膜を有する液晶表示装置とその製造方法に関し、高い開口率を可能とする遮光膜を有する液晶表示装置とその製造方法を提供することを目的とする。

【構成】 画素電極を有する第1の基板と、前記第1の基板に対向して所定間隔をもって液晶層を挟持するように配置された共通電極を有する第2の基板と、前記第1の基板の前記第2の基板との対向面上に形成された薄膜トランジスタ素子と、前記第1の基板の前記薄膜トランジスタ素子の上に前記薄膜トランジスタ素子を覆うように形成した遮光膜とを有することを特徴とする。

実施例による液晶表示装置



【特許請求の範囲】

【請求項1】 画素電極を有する第1の基板と、
前記第1の基板に対向して所定間隔をもって液晶層を挟持するように配置された共通電極を有する第2の基板と、
前記第1の基板の前記第2の基板との対向面上に形成された薄膜トランジスタ素子と、
前記第1の基板の前記薄膜トランジスタ素子の上に前記薄膜トランジスタ素子を覆うように形成した遮光膜とを有することを特徴とする液晶表示装置。

【請求項2】 前記遮光膜は、前記第1の基板上の前記第2の基板に対向する面の内、前記画素電極以外の部分をすべて覆うように形成されていることを特徴とする請求項1記載の液晶表示装置。

【請求項3】 前記遮光膜に染色ブラックと顔料分散ブラックのいずれかを含む絶縁性有機黒色層を含むことを特徴とする請求項1ないし2記載の液晶表示装置。

【請求項4】 第1の基板に薄膜トランジスタと画素電極とを形成する工程と、

前記第1の基板の画素電極の領域以外の領域を遮光膜で覆う工程と、

第2の基板に前記遮光膜よりも幅の狭いブラックマトリックスを形成する工程と、

前記第2の基板にカラーフィルタ層を形成する工程と、

前記第2の基板の前記ブラックマトリックスと前記カラーフィルタ層との上に共通電極層を形成する工程と、

前記第1の基板と前記第2の基板とを重合わせて液晶をその間に封入する工程とを含む液晶表示装置の製造方法。

【発明の詳細な説明】**【0001】**

【産業上の利用分野】 本発明は液晶表示装置とその製造方法に係わり、特に高い画素の開口率を可能とする遮光膜を有する液晶表示装置とその製造方法に関する。

【0002】

【従来の技術】 図3に従来の技術による液晶表示装置の画素部分における断面構造例を模式的に示して、それを参照して従来の液晶表示装置を以下に説明する。

【0003】 一方のガラス基板30の上に薄膜トランジスタ領域31と画素電極32が形成されている。他方のガラス基板33上には薄膜トランジスタ領域31と対向してそれを覆うような遮光膜兼ブラックマトリックス34と、カラーフィルタ35が形成され、さらにその上に共通電極層36が形成されている。

【0004】 図示はしないが、さらに両基板に配向処理を施し、両基板間に所定間隔を保って液晶セルを組み立てる。さらに基板間に液晶層37が配置されて液晶表示装置が形成されている。

【0005】

【発明が解決しようとする課題】 基板33に形成する遮

光膜兼ブラックマトリックス34は隣接画素を分かちブラックマトリックスとしての役目と薄膜トランジスタ31への光の入射を防止する遮光膜としての役目を果たすが、上下2枚の基板30、33の位置決め精度のばらつき（重合わせずれ）を考慮して薄膜トランジスタ領域31よりも少し大きめの面積を覆うようにパターンニングされる。

【0006】 その為に、遮光面積が必要以上に大きくなる傾向となり、画素の開口率は減少して画面の明るさを制限する。本発明の目的は、高い開口率を可能とする遮光膜を有する液晶表示装置とその製造方法を提供することにある。

【0007】

【課題を解決するための手段】 本発明による液晶表示装置は、画素電極を有する第1の基板と、前記第1の基板に対向して所定間隔をもって液晶層を挟持するように配置された共通電極を有する第2の基板と、前記第1の基板の前記第2の基板との対向面上に形成された薄膜トランジスタ素子と、前記第1の基板の前記薄膜トランジスタ素子の上に前記薄膜トランジスタ素子を覆うように形成した遮光膜とを有することを特徴とする。

【0008】 本発明による液晶表示装置の製造方法は、第1の基板に薄膜トランジスタと画素電極とを形成する工程と、前記第1の基板の画素電極の領域以外の領域を遮光膜で覆う工程と、第2の基板に前記遮光膜よりも幅の狭いブラックマトリックスを形成する工程と、前記第2の基板にカラーフィルタ層を形成する工程と、前記第2の基板の前記ブラックマトリックスと前記カラーフィルタ層との上に共通電極層を形成する工程と、前記第1の基板と前記第2の基板とを重合わせて液晶をその間に封入する工程とを含む。

【0009】

【作用】 第1の基板の薄膜トランジスタ素子の上に遮光領域を形成したことにより、遮光膜のパターンニングにおいて第1と第2の基板の位置合わせずれによるマージンを見込む必要はなく、必要最小限の遮光面積ですむので開口率が向上する。

【0010】

【実施例】 以下、図1および図2を参照して、本発明の実施例による液晶表示装置を説明する。なお、図1は、本発明の実施例における液晶表示装置の断面構造を示し、図2は図1に示す構造の平面図を示す。

【0011】 図1において、アルカリフリーガラス基板10上にCr等のゲート電極11、SiO₂等のゲート絶縁層12、チャンネルを形成するa-Si（アモルファスシリコン）半導体層13、SiN_x（窒化シリコン）によるエッチングストップ層14、n型（より詳しくはn⁺型）Siのコンタクト層15、ソース電極16、ドレイン電極17を順次形成して薄膜トランジスタ（TFT）素子を形成する。

【0012】これらの作成は従来技術同様であるが、たとえば層の形成は蒸着、スパッタリングで、CVD等式よって行なえ、パターニングはホトレジストを用いたホトリソグラフィで行なえる。エッチングストップ層14は、ソース電極16、ドレイン電極17、コンタクト層15のパターニングの際、a-Si層13がエッチされないように保護する。

【0013】さらにドレイン電極17に接続されるITO（インジウム錫酸化物）による画素電極18を形成し、TFT上にパッシベーション層19を形成した後、遮光層20を図2の平面図の斜線領域で示すように、TFTを完全に覆い、さらに画素電極18の実質的な画素領域以外の領域をすべて覆うように形成する。

【0014】もちろん、液晶セルの外周部の取り出し電極（図示せず）部分は遮光層で覆わない。遮光層20の材料は、染色ブラックあるいは顔料分散ブラックのような黒色膜を用いるとよい。さらに、その上に配向層21が設けられる。

【0015】次に、基板10に対向配置するためのもう一つのアルカリフリーガラス基板22上に、隣接画素間を分かつブラックマトリクス23をCr₂O₃（酸化クロム）或いはCrで形成する。このブラックマトリクス23のパターン幅は、下の基板の遮光層20の幅よりも小さくして開口率を小さくしないようにする。

【0016】次に、カラーフィルタ24、25が染色法あるいは顔料分散法にて形成され、その上にオーバコート層26、ITOによる共通電極層27、配向層28が順次積層して形成される。

【0017】以上の構造に形成した2枚の基板の間にギャップ制御剤を散布して両基板を画素面とカラーフィルタとが正確に対向一致するように重合わせ、密封シールした後、液晶29が注入され、液晶注入口が封止されて液晶表示装置が構成される。

【0018】なお、共通電極を有する基板側にもブラックマトリクスを形成したがカラーフィルタの分離が行なえればブラックマトリクスは省略してもよい。TFT上に直接遮光膜を形成したため、TFTに対する遮光効果は高い。2枚の基板の位置合わせによるマージンを見込む必要はなくなる。

【0019】以上実施例に沿って本発明を説明したが、本発明はこれらに制限されるものではない。たとえば、種々の変更、改良、組み合わせ等が可能なことは当業者に自明であろう。

【0020】

【発明の効果】薄膜トランジスタが形成される基板側に薄膜トランジスタ領域を覆う遮光領域を形成したことにより、遮光膜のパターニングにおいて上下二枚の基板の位置合わせずれによるマージンを見込む必要はなく、必要最小限の遮光面積ですむので開口率が向上する。

【0021】また、薄膜トランジスタの直上で遮光出来るので、斜め横からの迷光による光劣化がほとんどない。

【図面の簡単な説明】

【図1】本発明による液晶表示装置の実施例の断面図である。

【図2】図1の液晶表示装置の平面図である。

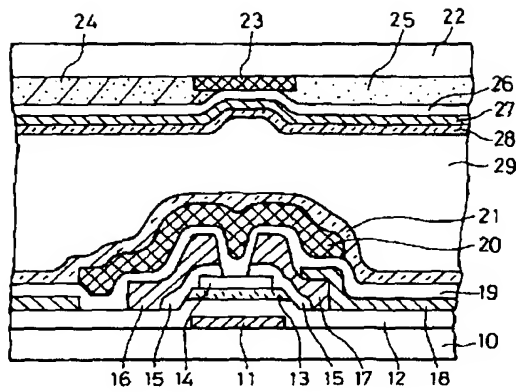
【図3】従来の技術による液晶セルの断面構造を説明する図である。

【符号の説明】

- 10・・・アルカリフリーガラス基板
- 11・・・ゲート電極
- 12・・・ゲート絶縁層
- 13・・・a-Si半導体層
- 14・・・エッチングストップ層
- 15・・・n型（n'型）半導体層
- 16・・・ソース電極
- 17・・・ドレイン電極
- 18・・・画素電極
- 19・・・パッシベーション層
- 20・・・遮光層
- 21・・・配向層
- 22・・・アルカリフリーガラス基板
- 23・・・ブラックマトリクス23
- 24, 25・・・カラーフィルタ
- 26・・・オーバコート層
- 27・・・共通電極層
- 28・・・配向層
- 29・・・液晶層

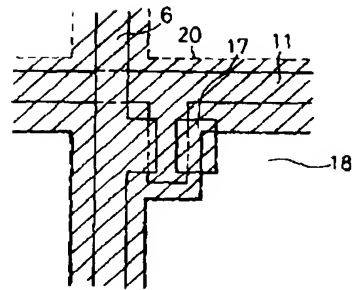
【図 1】

実施例による液晶表示装置



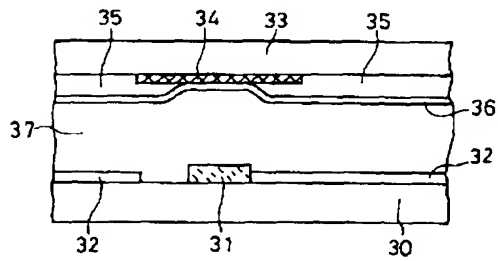
【図 2】

平面構成



【図 3】

従来の技術による液晶セル



フロントページの続き

(51) Int. Cl.⁵
H01L 29/784

識別記号 庁内整理番号

F I

技術表示箇所